

連想メモリ

- 高速検索性を維持し、省消費電力、単純化したデバイス構造、小さい実装面積で実装可能

①技術分野

連想メモリ(内容検査メモリ: Content Addressable Memory: CAM)に関し、特に、高速検索が可能で、消費電力を抑え、且つ小さい実装面積で実装可能な連想メモリに関する技術です。

②発明の背景と目的

- ・ 従来のCAMは、RAM(Random Access Memory)に比べると、並列に検索可能であるため高速であるが、デバイスの構成は複雑となり、CAMの1ビット当たりの価格(ビットコスト)は、RAMの10~30倍程度、高価です。又、1ビット当たりの消費電力がRAMに比べて遙かに大きく、1ビット当たりの消費電力は、通常のRAMの約50倍程度にもなります。これは、すべてのCAMセルを同時にアクセスするためです。
- ・ 目的は、検索の高速性を維持しつつも消費電力を抑え、且つデバイスの構造を単純化して小さい実装面積で実装可能な連想メモリを提供することです。

③発明の構成と効果

構成

CAM関数 f の無効出力をドントケアで置換した簡略化CAM関数 g のLUT(lookup-table)結合論理回路で構成された簡略化関数演算部と、CAM関数 f の逆関数 f^{-1} が記憶された補助メモリと、LUT演算手段の出力がCAM関数 f の出力に一致するか判定する一致判定手段とを備え、LUT演算手段は、入力データに対し簡略化CAM関数 g の演算値(仮インデックス値)を出力し、補助メモリは、仮インデックス値が入力されるとそれに対する逆関数 f^{-1} の値を出力し、判定手段は、入力データと逆関数 f^{-1} の値とを比較して、両者の距離が所定の閾値以下の場合にはLUT演算手段の出力値を出力し、それ以外の場合には無効信号を出力します。

効果

検索の高速性を維持しつつ、消費電力を抑え、且つデバイスの構造を単純化して小さい実装面積で実装可能な連想メモリを提供することができます。

